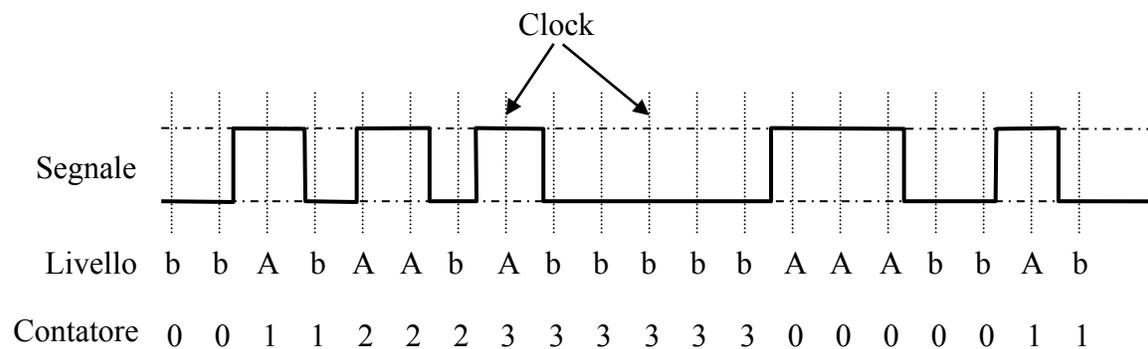


Esercizio sugli automi di Moore

1. Sintesi di un automa di Moore: Contatore modulo 4 dei fronti di salita

Si vuole costruire un automa a stati finiti che, dato in ingresso un segnale binario, realizzi un contatore modulo 4 dei fronti di salita dell'ingresso. La campionatura del segnale in ingresso viene fatta in sincronia con il segnale di clock, es. 4Khz (per i fini del corso possiamo ignorare le problematiche relative alla frequenza di clock ed alla stabilità del segnale in ingresso).

Consideriamo il seguente segnale binario:



Il sistema deve ricordare il livello precedente del segnale ed il valore raggiunto dal contatore. Gli stati possibili sono quindi:

Stato	Descrizione
0b	Livello precedente basso e contatore uguale a 0
1b	Livello precedente basso e contatore uguale a 1
2b	Livello precedente basso e contatore uguale a 2
3b	Livello precedente basso e contatore uguale a 3
0A	Livello precedente alto e contatore uguale a 0
1A	Livello precedente alto e contatore uguale a 1
2A	Livello precedente alto e contatore uguale a 2
3A	Livello precedente alto e contatore uguale a 3

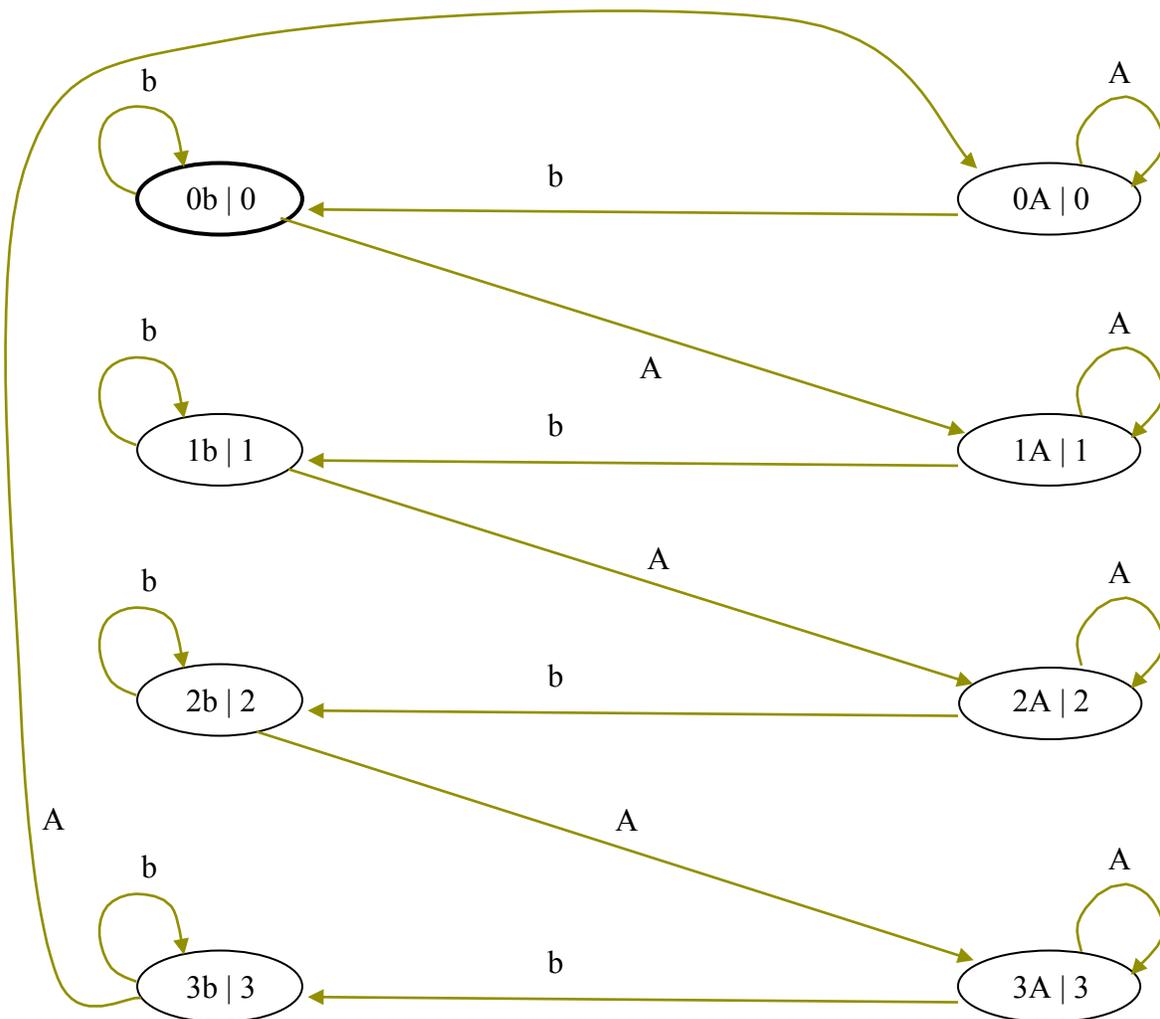
Gli ingressi sono due corrispondenti ai due livelli possibili in cui si può trovare il segnale durante il campionamento:

Ingressi	Descrizione
b	Livello basso
A	Livello alto

Il sistema quindi ha le seguenti possibili uscite:

Uscite	Descrizione
0	Contatore uguale a 0
1	Contatore uguale a 1
2	Contatore uguale a 2
3	Contatore uguale a 3

L' STG del sistema è il seguente:

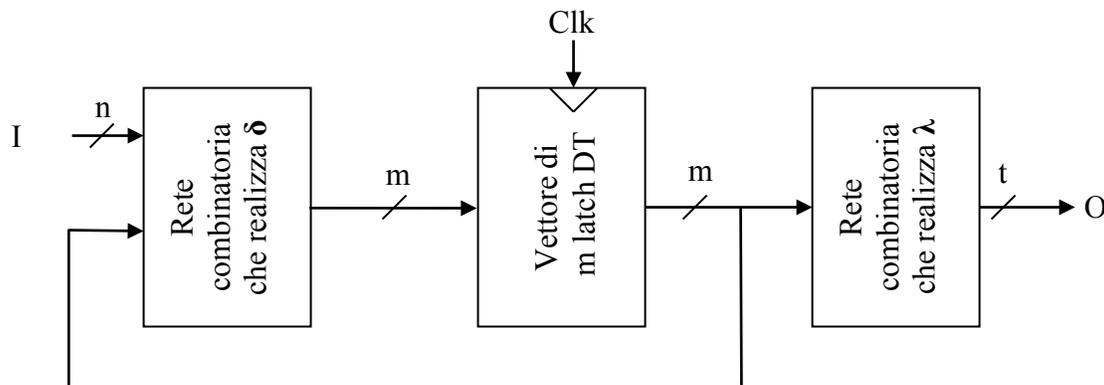


La STT è la seguente:

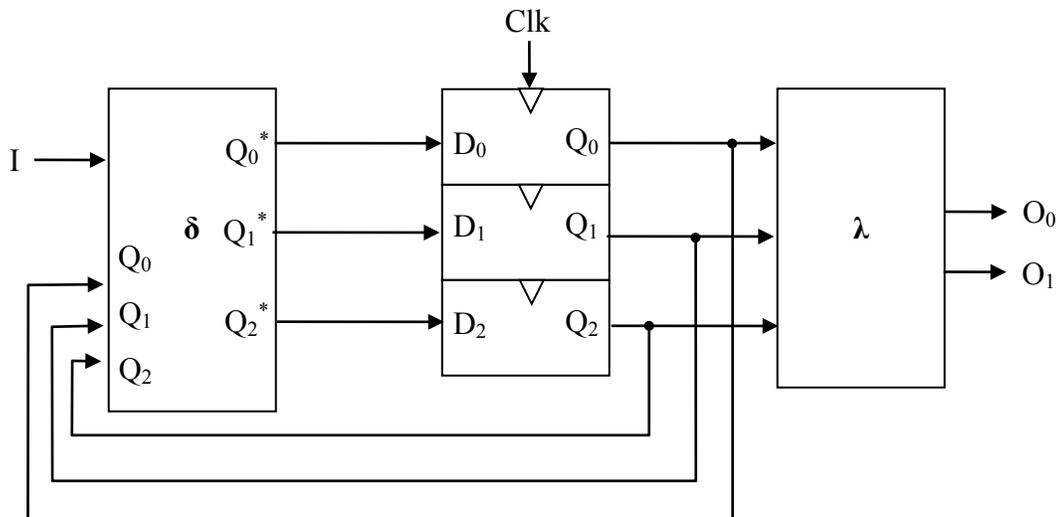
Stato	δ		λ
	b	A	O
0b	0b	1A	0
1b	1b	2A	1
2b	2b	3A	2
3b	3b	0A	3
0A	0b	0A	0
1A	1b	1A	1
2A	2b	2A	2
3A	3b	3A	3

Per rappresentare i 4 stati possibili occorrono $\text{ceil}(\log_2 8) = 3$ bit. Analogamente per rappresentare i 2 ingressi possibili occorre 1 bit mentre per le 4 uscite possibili occorrono 2 bit.

Un automa di Moore è realizzabile tramite un circuito sequenziale così formato:



Il circuito che realizza il sistema dell'esempio è quindi:



Per sintetizzare le funzioni stato prossimo e di uscita occorre definire una corrispondenza tra gli stati del sistema e le configurazioni possibili dei latch, così come occorre definire una mappatura per le configurazioni in ingresso ed uscita.

Una possibile mappatura per gli stati può essere:

Stato	Q₂Q₁Q₀
0b	000
1b	001
2b	010
3b	011
0A	100
1A	101
2A	110
3A	111

Una possibile mappatura per le uscite può essere:

Uscite	O₁O₀
0	00
1	01
2	10
3	11

Una possibile mappatura per gli ingressi può essere:

Ingressi	I
b	0
A	1

Ora è possibile trascrivere la STT sostituendo alle etichette la corrispondente configurazione:

$Q_2Q_1Q_0$	$\delta = Q_2^*Q_1^*Q_0^*$		λ
	b	A	O_1O_0
000	000	101	00
001	001	110	01
010	010	111	10
011	011	100	11
100	000	100	00
101	001	101	01
110	010	110	10
111	011	111	11

Per come sono state scelte le mappature, la funzione λ risulta banalmente:

$$O_0 = Q_0 ; O_1 = Q_1$$

Per calcolare δ è più comodo riscrivere la STT in forma tabellare:

$IQ_2Q_1Q_0$	Q_2^*	Q_1^*	Q_0^*
0000	0	0	0
0001	0	0	1
0010	0	1	0
0011	0	1	1
0100	0	0	0
0101	0	0	1
0110	0	1	0
0111	0	1	1
1000	1	0	1
1001	1	1	0
1010	1	1	1
1011	1	0	0
1100	1	0	0
1101	1	0	1
1110	1	1	0
1111	1	1	1

La funzione algebrica per Q_2^* è banalmente:

$$Q_2^* = I$$

Sintetizzo una funzione algebrica per Q_0^* :

$IQ_2Q_1Q_0$	Q_0^*
0000	0
0001	1
0010	0
0011	1
0100	0
0101	1
0110	0
0111	1
1000	1
1001	0
1010	1
1011	0
1100	0
1101	1
1110	0
1111	1

Si può notare che la parte alta della tabella, corrispondente a $I=0$ coincide a Q_0 . Nella parte in basso, corrispondente a $I=1$, invece si individuano due implicant, $\sim Q_2 \sim Q_0$ e $Q_2 Q_0$. Ne segue che Q_0^* può essere scritto come:

$$Q_0^* = \sim I Q_0 + I(\sim Q_2 \sim Q_0 + Q_2 Q_0) = \sim I Q_0 + I(Q_2 \text{ XOR } \sim Q_0)$$

Se notiamo che la funzione segue Q_0 eccetto che per le righe per cui l'implicante $I \sim Q_2 = 10$, per cui la funzione di uscita risulta invertita rispetto a Q_0 , possiamo ottenere una forma algebrica ancora più ottimizzata come segue:

$$Q_0^* = Q_0 \text{ XOR } (I \sim Q_2)$$

Sintetizzo una funzione algebrica per Q_1^* :

$I Q_2 Q_1 Q_0$	Q_1^*
0000	0
0001	0
0010	1
0011	1
0100	0
0101	0
0110	1
0111	1
1000	0
1001	1
1010	1
1011	0
1100	0
1101	0
1110	1
1111	1

Ragionando come in precedenza si ottiene:

$$\begin{aligned}
 Q_1^* &= \sim I Q_1 + I \sim Q_2 (Q_1 \text{ XOR } Q_0) + I Q_2 Q_1 \\
 &= (\sim I + I Q_2) Q_1 + I \sim Q_2 (Q_1 \text{ XOR } Q_0) \\
 &= (\sim I + Q_2) Q_1 + I \sim Q_2 (Q_1 \text{ XOR } Q_0)
 \end{aligned}$$